

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

2 0 0 4 年 1 0 月 2 2 日

出 願 番 号

Application Number:

特 願 2 0 0 4 - 3 0 8 3 6 9

パリ条約による外国への出願  
に用いる優先権の主張の基礎  
となる出願の国コードと出願  
番号

The country code and number  
of your priority application,  
to be used for filing abroad  
under the Paris Convention, is

J P 2 0 0 4 - 3 0 8 3 6 9

出 願 人

Applicant(s):

株式会社リコー

2 0 0 5 年 1 1 月 9 日

特許庁長官  
Commissioner,  
Japan Patent Office

中 嶋



【官 規 則】 付 訂 願  
【整理番号】 195526  
【提出日】 平成16年10月22日  
【あて先】 特許庁長官殿  
【国際特許分類】 H02J 1/02  
【発明者】  
    【住所又は居所】 東京都大田区中馬込1丁目3番6号 株式会社リコー内  
    【氏名】 西田 淳二  
【特許出願人】  
    【識別番号】 000006747  
    【住所又は居所】 東京都大田区中馬込1丁目3番6号  
    【氏名又は名称】 株式会社リコー  
【代理人】  
    【識別番号】 100086405  
    【弁理士】  
    【氏名又は名称】 河宮 治  
    【電話番号】 06-6949-1261  
    【ファクシミリ番号】 06-6949-0361  
    【連絡先】 担当  
【選任した代理人】  
    【識別番号】 100098280  
    【弁理士】  
    【氏名又は名称】 石野 正弘  
    【電話番号】 06-6949-1261  
    【ファクシミリ番号】 06-6949-0361  
【手数料の表示】  
    【予納台帳番号】 163028  
    【納付金額】 16,000円  
【提出物件の目録】  
    【物件名】 特許請求の範囲 1  
    【物件名】 明細書 1  
    【物件名】 図面 1  
    【物件名】 要約書 1  
    【包括委任状番号】 9808860

【請求項 1】

前記定電圧を生成して出力する定電圧電源部と、該定電圧電源部から出力された定電圧に重畳したリプル電圧を除去して該定電圧を所定の出力端子に出力するリプル除去回路部とを備えた定電圧電源回路において、

前記リプル除去回路部は、

前記定電圧電源部の出力端と前記出力端子との間に接続された抵抗と、

前記定電圧に重畳したリプル電圧の検出を行い、該検出したリプル電圧に応じた信号を生成して出力するリプル電圧検出回路部と、

該リプル電圧検出回路部の出力信号に応じて前記出力端子に電流を送出する電流送出回路部と、

前記リプル電圧検出回路部の出力信号に応じて、前記抵抗を介して電流を吸引する電流吸引回路部と、

を備え、

前記電流送出回路部は、前記リプル電圧検出回路部の出力信号から、前記定電圧電源部の出力電圧が前記リプル電圧によって前記定電圧よりも小さくなっていることを検出すると、該リプル電圧を相殺するように前記出力端子に電流を送出し、前記電流吸引回路部は、前記リプル電圧検出回路部の出力信号から、前記定電圧電源部の出力電圧が前記リプル電圧によって前記定電圧よりも大きくなっていることを検出すると、該リプル電圧を相殺するように前記抵抗を介して電流を吸引すること特徴とする定電圧電源回路。

【請求項 2】

前記電流送出回路部は、前記リプル電圧検出回路部の出力信号が示すリプル電圧に応じて送出電流値を変え、前記電流吸引回路部は、前記リプル電圧検出回路部の出力信号が示すリプル電圧に応じて吸引電流値を変えることを特徴とする請求項 1 記載の定電圧電源回路。

【請求項 3】

前記電流送出回路部は、送出電流値と前記抵抗の抵抗値の積が前記リプル電圧による前記定電圧電源部の出力電圧の低下電圧値に等しくなるように前記出力端子に電流を送出し、前記電流吸引回路部は、吸引電流値と前記抵抗の抵抗値の積が前記リプル電圧による前記定電圧電源部の出力電圧の上昇電圧値に等しくなるように前記抵抗を介して電流を吸引することを特徴とする請求項 2 記載の定電圧電源回路。

【請求項 4】

前記リプル除去回路部は、一端が前記出力端子に接続され、他端が前記電流送出回路部及び電流吸引回路部の各出力端にそれぞれ接続された第 1 コンデンサを備えることを特徴とする請求項 1、2 又は 3 記載の定電圧電源回路。

【請求項 5】

前記リプル電圧検出回路部は、

所定の基準電圧を生成して出力する基準電圧発生回路と、

該基準電圧を所定の分圧比で分圧して出力する第 1 分圧回路と、

該第 1 分圧回路の出力端と前記定電圧電源部の出力端との間に接続された第 2 コンデンサと、

前記基準電圧を前記第 1 分圧回路と同じ分圧比で分圧して出力する第 2 分圧回路と、を備え、

前記電流送出回路部は、前記第 1 分圧回路の出力端の電圧が第 2 分圧回路の出力端の電圧よりも小さい場合、該電圧差に応じた電流を送出し、前記電流吸引回路部は、前記第 1 分圧回路の出力端の電圧が第 2 分圧回路の出力端の電圧よりも大きい場合、該電圧差に応じた電流を吸引することを特徴とする請求項 1、2、3 又は 4 記載の定電圧電源回路。

【請求項 6】

前記定電圧電源部及びリプル除去回路部は、1 つの IC に集積されることを特徴とする請求項 1、2、3、4 又は 5 記載の定電圧電源回路。

【発明の名称】 定電圧電源回路

【技術分野】

【0001】

本発明は、生成した定電圧に重畳したリプル電圧を相殺するリプル除去回路を有する定電圧電源回路に関するものである。

【背景技術】

【0002】

定電圧電源回路の出力電圧には様々な要因でリプル電圧が発生する。このようなリプル電圧を除去する回路としてリプルフィルタがあった（例えば、特許文献1参照。）。

図5は、リプルフィルタを使用した定電圧電源回路の従来例を示した図である。

図5における定電圧電源回路100は、所定の定電圧を生成して出力する定電圧電源部101の出力端Aと出力端子OUTaとの間にリプルフィルタ102を挿入してなる。

【0003】

リプルフィルタ102は、npnトランジスタQa、抵抗Ra及びコンデンサCaで構成されている。npnトランジスタQaにおいて、コレクタは定電圧電源部101の出力端Aに、エミッタは出力端子OUTaに、ベースは抵抗RaとコンデンサCaとの接続部に接続されている。コンデンサCaの他端は接地電圧に接続され、抵抗Raの他端は定電圧電源部101の出力端Aに接続されている。抵抗RaとコンデンサCaの時定数は、除去しようとしているリプル電圧の周波数と比較して十分に長くなるように設定されている。

【0004】

このような構成において、リプル電圧が上昇、すなわち定電圧電源部101の出力電圧Vaが上昇する場合、抵抗Raに流れる電流iaが増加し、該増加電流がコンデンサCaを充電してコンデンサCaの電圧を上昇させようとする。しかし、前記したように、抵抗RaとコンデンサCaの時定数は、リプル電圧の周波数に比較して十分に長くなるように設定されているため、リプル電圧が上昇する期間内では、コンデンサCaの電圧はほとんど変化しない。すなわち、npnトランジスタQaのベース電圧は安定していることから、出力端子OUTaの電圧Voaの変化も小さくなる。

【0005】

リプル電圧が低下、すなわち定電圧電源部101の出力電圧Vaが低下する場合は、抵抗Raに流れる電流iaが減少し、コンデンサCaを放電してコンデンサCaの電圧を低下させようとする。しかし、リプル電圧が低下する期間内では、コンデンサCaの電圧はほとんど変化しないことから、npnトランジスタQaのベース電圧は安定しており、出力端子OUTaの電圧Voaの変化も小さくなる。

一方、図6は、定電圧電源回路の他の従来例を示した図であり、DC-DCコンバータ105の出力端と定電圧電源回路の出力端子との間にシリースレギュレータ106を追加したものである。DC-DCコンバータ105は、原理上、出力電圧に高周波リプル電圧が発生するが、該リプル電圧をシリースレギュレータ106で除去している。

【特許文献1】 特開平5-95628号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかし、図5で示した定電圧電源回路では、定電圧電源部101の出力端Aと出力端子OUTaとの間に大きな電圧降下が発生した。すなわち、コンデンサCaの電圧は、出力電圧VoaよりもnpnトランジスタQaのベース-エミッタ間電圧Vbeだけ高い電圧になるようにする必要がある。また、コンデンサCaは抵抗Raを介して充電されるため、定電圧電源部101の出力電圧Vaを更に高い電圧にする必要があり、電源の効率が低下するという問題があった。

【0007】

一方、抵抗 $R_a$ とコンデンサ $C_a$ の両方に流れる電流を小さくするためには、抵抗 $R_a$ の抵抗値は大きい方がコンデンサ $C_a$ の容量を小さくできるが、該抵抗値を大きくするとnpnトランジスタ $Q_a$ のベース電流が減少する。出力端子OUT $a$ に接続される負荷（図示せず）に流れるすべての電流はnpnトランジスタ $Q_a$ にも流れるため、npnトランジスタ $Q_a$ のベース電流を極端に小さくすることはできない。このため、抵抗 $R_a$ の抵抗値を大きくすると、npnトランジスタ $Q_a$ のベース電流を確保するために定電圧電源部101の出力電圧 $V_a$ を大きくしなければならず、npnトランジスタ $Q_a$ での電圧降下が更に大きくなり、電源の効率が低下するという問題があった。

#### 【0008】

また、抵抗 $R_a$ の抵抗値を小さくして、コンデンサ $C_a$ の容量を大きくすると、コンデンサ $C_a$ のサイズが大きくなり、IC化する際にコンデンサ $C_a$ を集積化することができず、コンデンサ $C_a$ が外付けになってしまうといった問題があった。

また、図6の場合においても、シリーズレギュレータ106による電圧降下が存在する。該電圧降下は、シリーズレギュレータ106の出力電流が小さい間は、前記リップルフィルタ102よりも小さくすることができる。しかし、シリーズレギュレータ106の出力電流が大きくなると、シリーズレギュレータ106による電圧降下も大きくなり、図5の場合と同様、電源の効率を大きく低下させるという問題があった。

#### 【0009】

本発明は、上記のような問題を解決するためになされたものであり、定電圧電源部の出力端と定電圧電源回路の出力端子との間に挿入した抵抗に、定電圧電源部の出力電圧のリップル電圧を相殺する電流を流すようにして、定電圧電源部の出力電圧のリップル電圧を相殺することができると共に、定電圧電源部の出力端と定電圧電源回路の出力端子との間での電圧降下を小さくすることができ、大電流出力時の電源効率を向上させることができる定電圧電源回路を得ることを目的とする。

#### 【課題を解決するための手段】

#### 【0010】

この発明に係る定電圧電源回路は、前記定電圧を生成して出力する定電圧電源部と、該定電圧電源部から出力された定電圧に重畳したリップル電圧を除去して該定電圧を所定の出力端子に出力するリップル除去回路部とを備えた定電圧電源回路において、

前記リップル除去回路部は、

前記定電圧電源部の出力端と前記出力端子との間に接続された抵抗と、

前記定電圧に重畳したリップル電圧の検出を行い、該検出したリップル電圧に応じた信号を生成して出力するリップル電圧検出回路部と、

該リップル電圧検出回路部の出力信号に応じて、前記抵抗を介して電流を送出する電流送出回路部と、

前記リップル電圧検出回路部の出力信号に応じて前記出力端子から電流を吸引する電流吸引回路部と、  
を備え、

前記電流送出回路部は、前記リップル電圧検出回路部の出力信号から、前記定電圧電源部の出力電圧が前記リップル電圧によって前記定電圧よりも小さくなっていることを検出すると、該リップル電圧を相殺するように前記出力端子に電流を送出し、前記電流吸引回路部は、前記リップル電圧検出回路部の出力信号から、前記定電圧電源の出力電圧が前記リップル電圧によって前記定電圧よりも大きくなっていることを検出すると、該リップル電圧を相殺するように前記抵抗を介して電流を吸引するものである。

#### 【0011】

具体的には、前記電流送出回路部は、前記リップル電圧検出回路部の出力信号が示すリップル電圧に応じて送出電流値を変え、前記電流吸引回路部は、前記リップル電圧検出回路部の出力信号が示すリップル電圧に応じて吸引電流値を変えるようにした。

#### 【0012】

この場合、前記電流送出回路部は、送出電流値と前記抵抗の抵抗値の積が前記リップル電

圧による前記定電圧電源部2の出力端子O U T 1の電圧値に等しくなるように前記抵抗R 1を介して電流を送出し、前記電流吸引回路部は、吸引電流値と前記抵抗の抵抗値の積が前記リップル電圧による前記定電圧電源部の出力電圧の上昇電圧値に等しくなるように前記抵抗を介して電流を吸引するようにした。

#### 【0013】

また、前記リップル除去回路部は、一端が前記出力端子に接続された、他端が前記電流送出回路部及び電流吸引回路部の各出力端にそれぞれ接続された第1コンデンサを備えるようにしてもよい。

#### 【0014】

また、前記リップル電圧検出回路部は、  
所定の基準電圧を生成して出力する基準電圧発生回路と、  
該基準電圧を所定の分圧比で分圧して出力する第1分圧回路と、  
該第1分圧回路の出力端と前記定電圧電源部の出力端との間に接続された第2コンデンサと、

前記基準電圧を前記第1分圧回路と同じ分圧比で分圧して出力する第2分圧回路と、  
を備え、

前記電流送出回路部は、前記第1分圧回路の出力端の電圧が第2分圧回路の出力端の電圧よりも小さい場合、該電圧差に応じた電流を送出し、前記電流吸引回路部は、前記第1分圧回路の出力端の電圧が第2分圧回路の出力端の電圧よりも大きい場合、該電圧差に応じた電流を吸引するようにした。

#### 【0015】

また、前記定電圧電源部及びリップル除去回路部を、1つのICに集積するようにしてもよい。

#### 【発明の効果】

#### 【0016】

本発明の定電圧電源回路によれば、定電圧電源部の出力端と前記出力端子との間に挿入した抵抗に、リップル電圧を相殺する電流を流すようにしたことから、定電圧電源部の出力端から前記出力端子の間に生じる電圧降下を小さくすることができると共に、大電流出力時の効率を向上させることができる。

また、リップル電圧の検出、及びリップル電圧を相殺する電流を交流結合によって実現したことから、回路構成を簡単にすることができる。

更に、リップルフィルタで必要だった大容量のコンデンサが不要になり、すべての回路素子をICに集積することができる。

#### 【発明を実施するための最良の形態】

#### 【0017】

次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。

#### 第1の実施の形態。

図1は、本発明の第1の実施の形態における定電圧電源回路の構成例を示した図である。

図1における定電圧電源回路1は、電源電圧V d dから所定の定電圧V 1を生成して出力する定電圧電源部2と、定電圧電源部2の出力端O U T 1と定電圧電源回路1の出力端子O U Tとの間に接続されたリップル除去回路部3とで構成されている。

#### 【0018】

また、リップル除去回路部3は、定電圧電源部2の出力端O U T 1と出力端子O U Tとの間に接続された抵抗R 1と、定電圧電源部2の出力電圧V o 1に発生するリップル電圧V r iを検出するリップル電圧検出回路5と、リップル電圧検出回路5からの出力信号に応じて出力端子O U Tに電流を送出する電流送出回路6と、リップル電圧検出回路5からの出力信号に応じて、抵抗R 1を介して電流を吸引する電流吸引回路7とを備えている。なお、リップル電圧検出回路5はリップル電圧検出回路部を、電流送出回路6は電流送出回路部を、電流吸引回路7は電流吸引回路部をそれぞれなす。

リップル電圧検出回路5の入力端には定電圧電源部2の出力電圧 $V_{o1}$ が入力され、リップル電圧検出回路5の出力信号は電流送出回路6及び電流吸引回路7にそれぞれ入力される。電流送出回路6から送出された電流は出力端子OUTに出力され、電流吸引回路7によって吸引される電流は抵抗 $R1$ を介して電流吸引回路7に入力される。

このような構成において、図2は、定電圧電源部2から出力された定電圧 $V1$ に重畳しているリップル電圧 $V_{ri}$ と、該リップル電圧 $V_{ri}$ に対する電流送出回路6及び電流吸引回路7の各出力電流例を示した図である。なお、図2では、 $i_{o1}$ は電流送出回路6から送出される電流を、 $i_{o2}$ は電流吸引回路7に吸引される電流を示している。

## 【 0 0 2 0 】

図2において、リップル電圧 $V_{ri}$ が平均出力電圧よりも小さい、すなわち定電圧 $V1$ よりも小さい場合は、電流吸引回路7は動作を停止し、電流送出回路6が作動する。電流送出回路6の送出電流値は、リップル電圧 $V_{ri}$ に応じて変化し、リップル電圧 $V_{ri}$ の電圧値が小さいほど大きくなる。送出電流が大きくなると、抵抗 $R1$ を流れる電流が減少するため、抵抗 $R1$ の電圧降下が小さくなり、出力端子OUTの電圧 $V_{out}$ の低下を抑制する。電流送出回路6の送出電流値によって減少する抵抗 $R1$ の電圧降下が、リップル電圧 $V_{ri}$ による平均出力電圧からの電圧降下と同じになるように、抵抗 $R1$ の抵抗値、又は電流送出回路6の送出電流値を設定することにより、出力端子OUTの電圧 $V_{out}$ の低下を防止できる。

## 【 0 0 2 1 】

次に、リップル電圧 $V_{ri}$ が平均出力電圧 $V1$ よりも大きい場合は、電流送出回路6は動作を停止し、電流吸引回路7が作動する。電流吸引回路7の吸引電流値は、リップル電圧 $V_{ri}$ に応じて変化し、リップル電圧 $V_{ri}$ の電圧値が大きいほど大きくなる。吸引電流が大きくなると、抵抗 $R1$ を流れる電流が増加するため、抵抗 $R1$ の電圧降下が大きくなり、出力端子OUTの電圧 $V_{out}$ の上昇を抑制する。

電流吸引回路7の吸引電流値によって増加する抵抗 $R1$ の電圧降下が、リップル電圧 $V_{ri}$ による平均出力電圧からの電圧上昇と同じになるように、抵抗 $R1$ の抵抗値、又は電流吸引回路7の吸引電流値を設定することにより、出力端子OUTの電圧 $V_{out}$ の上昇を防ぐことができる。

## 【 0 0 2 2 】

次に、図3は、図1のリップル除去回路部3の回路例を示した図である。

リップル電圧検出回路5は、所定の基準電圧 $V_{s1}$ を生成して出力する基準電圧発生回路11、コンデンサ $C2$ 、及び抵抗 $R4 \sim R7$ で構成されている。電流送出回路6は、演算増幅回路AMP1、PMOSトランジスタ $M1$ 、コンデンサ $C1$ 及び抵抗 $R2, R8, R9$ で構成されている。また、電流吸引回路7は、演算増幅回路AMP2、NMOSトランジスタ $M2$ 、コンデンサ $C1$ 及び抵抗 $R3, R10, R11$ で構成されている。なお、コンデンサ $C1$ は第1コンデンサを、コンデンサ $C2$ は第2コンデンサをそれぞれなし、抵抗 $R4$ 及び $R5$ は第1分圧回路を、抵抗 $R6$ 及び $R7$ は第2分圧回路をそれぞれなす。

基準電圧 $V_{s1}$ と接地電圧との間には、抵抗 $R4$ と $R5$ の直列回路及び抵抗 $R6$ と $R7$ の直列回路が並列に接続され、抵抗 $R4$ と抵抗 $R5$ との接続部は、コンデンサ $C2$ を介して定電圧電源部2の出力端OUT1に接続されている。

## 【 0 0 2 3 】

更に、抵抗 $R4$ と抵抗 $R5$ との接続部は、抵抗 $R8$ を介して演算増幅回路AMP1の非反転入力端に接続されると共に、抵抗 $R10$ を介して演算増幅回路AMP2の非反転入力端に接続されている。また、抵抗 $R6$ と $R7$ との接続部は、演算増幅回路AMP1及びAMP2の各反転入力端にそれぞれ接続されている。演算増幅回路AMP1の出力端にはPMOSトランジスタ $M1$ のゲートが接続され、演算増幅回路AMP2の出力端にはNMOSトランジスタ $M2$ のゲートが接続されている。電源電圧 $V_{dd}$ と接地電圧との間には、PMOSトランジスタ $M1$ 、抵抗 $R2$ 、抵抗 $R3$ 及びNMOSトランジスタ $M2$ が直列に接続され、抵抗 $R2$ と $R3$ との接続部は、コンデンサ $C1$ を介して出力端子OUTに接続

されている。コンデンサC1は、直流電圧が変動するのためのものである。

#### 【0024】

PMOSトランジスタM1のドレインと抵抗R2との接続部は、抵抗R9を介して演算増幅回路AMP1の非反転入力端に接続され、抵抗R3とNMOSトランジスタM2のドレインとの接続部は、抵抗R11を介して演算増幅回路AMP2の非反転入力端に接続されている。

このような構成において、電流送出回路6は、演算増幅回路AMP1とPMOSトランジスタM1とで反転増幅回路を構成し、その増幅率はおおよそ（抵抗R9の抵抗値／抵抗R8の抵抗値）で表される。同様に、電流吸引回路7は、演算増幅回路AMP2とNMOSトランジスタM2とで反転増幅回路を構成し、その増幅率はおおよそ（抵抗R11の抵抗値／抵抗R10の抵抗値）で表される。

#### 【0025】

また、抵抗R4と抵抗R5との抵抗値の比率が、抵抗R6と抵抗R7との抵抗値の比率と同じになるように、抵抗R4～R7の各抵抗値が設定されている。このことから、定電圧電源部2の出力電圧V<sub>o1</sub>にリプル電圧がない場合は、抵抗R4と抵抗R5との接続部の電圧V2と、抵抗R6と抵抗R7との接続部の電圧V3が等しくなっている。

定電圧電源部2の出力電圧V<sub>o1</sub>にリプル電圧が重畳した場合、該リプル電圧は、コンデンサC2を通過して抵抗R4と抵抗R5との接続部の電圧V2を変動させる。これに対して、抵抗R6と抵抗R7との接続部の電圧V3は変動しないことから、電圧V2とV3との電圧差が、電流送出回路6と電流吸引回路7にそれぞれ入力されて増幅され、PMOSトランジスタM1とNMOSトランジスタM2の各ドレインに表れる。

#### 【0026】

電圧V2が電圧V3よりも小さい場合、すなわちリプル電圧V<sub>ri</sub>が平均出力電圧V<sub>1</sub>よりも小さい場合は、その電圧差が、電流送出回路6で増幅されPMOSトランジスタM1のドレイン電圧を上昇させる。該ドレイン電圧の上昇は、抵抗R2とコンデンサC1を介して出力端子OUTに印加され、出力端子OUTの電圧低下を抑制する。電流送出回路6から出力端子OUTに供給される電流i<sub>o1</sub>は、電流送出回路6の増幅率と抵抗R2の抵抗値で決定される。図1と図2の説明で述べたように、電流i<sub>o1</sub>の電流値と抵抗R1の抵抗値との積がリプル電圧V<sub>ri</sub>による平均出力電圧V<sub>1</sub>からの低下電圧と同じになるように設定されることで、出力端子OUTに表れるリプルを相殺することができる。

#### 【0027】

次に、電圧V2が電圧V3よりも大きい場合、すなわちリプル電圧V<sub>ri</sub>が平均出力電圧V<sub>1</sub>よりも大きい場合は、その電圧差が、電流送出回路6で増幅されPMOSトランジスタM1のドレイン電圧を低下させる。該ドレイン電圧の低下は、抵抗R3とコンデンサC2を介して出力端子OUTに印加され、出力端子OUTの電圧上昇を抑制する。電流吸引回路7に吸引される電流i<sub>o2</sub>は、電流吸引回路7の増幅率と抵抗R3の抵抗値で決定される。図1と図2の説明で述べたように、電流i<sub>o2</sub>の電流値と抵抗R1の抵抗値との積がリプル電圧V<sub>ri</sub>による平均出力電圧V<sub>1</sub>からの上昇電圧と同じになるように設定することで、出力端子OUTに表れるリプルを相殺することができる。なお、抵抗R2や抵抗R3と比較して、抵抗R8～R11の抵抗値は十分に大きいため、抵抗R2及びR3を介して出力端子OUTに供給又は吸引する電流に対する影響はほとんどない。

#### 【0028】

ここで、図3では2つの演算増幅回路AMP1及びAMP2で構成していた電流送出回路6と電流吸引回路7を1つの演算増幅回路AMP1で構成するようにしてもよく、このようにした場合は図3の回路は図4のようになる。なお、図4では、図3と同じもの又は同様のものは同じ符号で示し、ここではその説明を省略すると共に図3との相違点のみ説明する。

図4における図3との相違点は、演算増幅回路AMP2、PMOSトランジスタM1、NMOSトランジスタM2及び抵抗R10、R11をなくし、ダイオードD1及びD2を追加したことにある。



図3において、電流送出回路6は、演算増幅回路AMP1、コンデンサC1及び抵抗R2、R8、R9で構成されている。また、電流吸引回路7は、演算増幅回路AMP1、ダイオードD2、コンデンサC1及び抵抗R3、R8、R9で構成されている。

#### 【0029】

抵抗R4と抵抗R5との接続部は、抵抗R8を介して演算増幅回路AMP1の反転入力端に接続され、抵抗R6とR7との接続部は、演算増幅回路AMP1の非反転入力端に接続されている。演算増幅回路AMP1において、出力端と反転入力端との間には抵抗R9が接続されている。コンデンサC1の一端は出力端子OUTに接続され、コンデンサC1の他端と演算増幅回路AMP1の出力端との間には抵抗R3とダイオードD2の直列回路が接続されている。また、演算増幅回路AMP1の出力端とコンデンサC1の他端との間には、ダイオードD1と抵抗R2の直列回路が接続されている。

#### 【0030】

このような構成において、リプル電圧 $V_{ri}$ は、演算増幅回路AMP1と抵抗R8、R9で構成された反転増幅回路で増幅される。リプル電圧 $V_{ri}$ が平均出力電圧 $V_1$ よりも小さい場合は、演算増幅回路AMP1の出力電圧が上昇し、演算増幅回路AMP1は、ダイオードD1と抵抗R2を介して、出力端子OUTに電流 $i_{o1}$ を供給する。リプル電圧 $V_{ri}$ が平均出力電圧 $V_1$ よりも大きい場合は、演算増幅回路AMP1の出力電圧が低下し、演算増幅回路AMP1は、抵抗R3とダイオードD2を介して、抵抗R1から電流 $i_{o2}$ を吸引する。なお、出力端子OUTに供給する電流と、出力端子OUTから吸引する電流が同じであれば、ダイオードD1及びD2をなくすと共に、抵抗R2とR3を1つの抵抗にして、演算増幅回路AMP1とコンデンサC1との間に該抵抗が接続されるようにしてもよい。

#### 【0031】

一方、図3及び図4では、電流送出回路6及び電流吸引回路7がコンデンサC1を共有している場合を例にして示したが、電流送出回路6及び電流吸引回路7にそれぞれコンデンサC1を設ける、すなわち抵抗R2と出力端子OUTとの間、及び抵抗R3と出力端子OUTとの間にそれぞれコンデンサC1を設けるようにしてもよい。また、図3及び図4では、コンデンサC1を電流送出回路6及び電流吸引回路7で共有する場合を例にして説明したが、抵抗R2とコンデンサC1との接続部が電流送出回路6の出力端をなし、抵抗R3とコンデンサC1との接続部が電流吸引回路7の出力端をなすようにしてもよい。この場合、図1において、リプル除去回路部3は、リプル電圧検出回路5、電流送出回路6、電流吸引回路7、抵抗R1及びコンデンサC1で構成され、電流送出回路6と電流吸引回路7の各出力端の接続部と出力端子OUTとの間にコンデンサC1が接続される。

#### 【0032】

このように、本第1の実施の形態における定電圧電源回路は、リプル電圧 $V_{ri}$ が平均出力電圧よりも小さい、すなわち定電圧 $V_1$ よりも小さい場合は、電流吸引回路7は動作を停止すると共に電流送出回路6が作動し、電流送出回路6の送出電流値は、リプル電圧 $V_{ri}$ に応じて変化し、リプル電圧 $V_{ri}$ の電圧値が小さいほど大きくなるようにし、リプル電圧 $V_{ri}$ が平均出力電圧 $V_1$ よりも大きい場合は、電流送出回路6は動作を停止すると共に電流吸引回路7が作動し、電流吸引回路7の吸引電流値は、リプル電圧 $V_{ri}$ に応じて変化し、リプル電圧 $V_{ri}$ の電圧値が大きいほど大きくなるようにした。このことから、定電圧電源部2の出力電圧 $V_{o1}$ のリプル電圧を相殺することができると共に、定電圧電源部2の出力端OUT1から定電圧電源回路1の出力端子OUTとの間での電圧降下を小さくすることができ、大電流出力時の電源効率を向上させることができる。

#### 【図面の簡単な説明】

#### 【0033】

【図1】本発明の第1の実施の形態における定電圧電源回路の構成例を示した図である。

【図2】リプル電圧 $V_{ri}$ に対する電流送出回路6及び電流吸引回路7の各出力電流

図を小した図である。

【図 3】 図 1 のリプル除去回路部 3 の回路例を示した図である。

【図 4】 図 1 のリプル除去回路部 3 の他の回路例を示した図である。

【図 5】 リプルフィルタを使用した定電圧電源回路の従来例を示した図である。

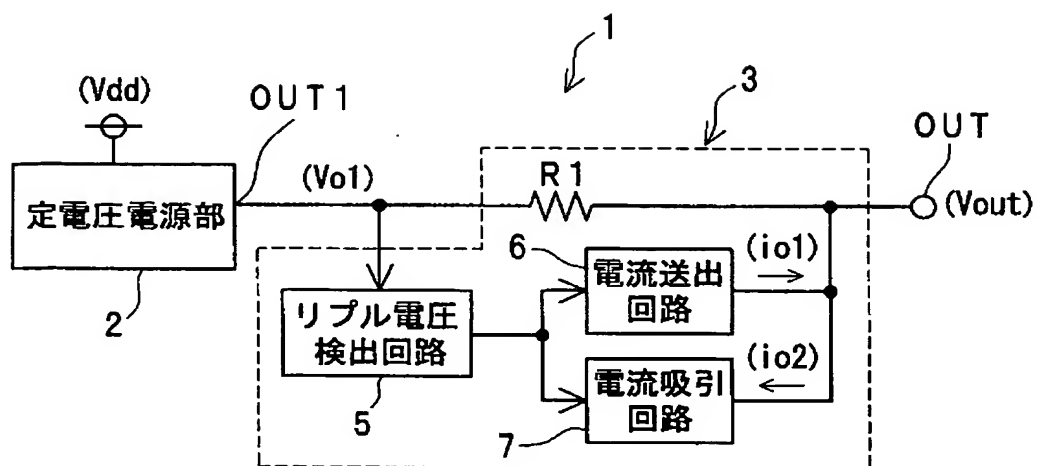
【図 6】 定電圧電源回路の他の従来例を示した図である。

【符号の説明】

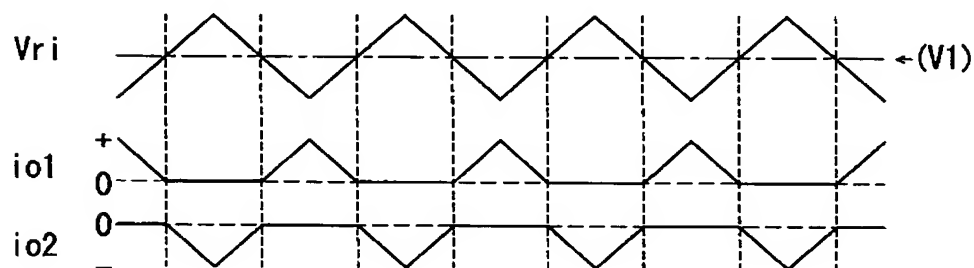
【 0 0 3 4 】

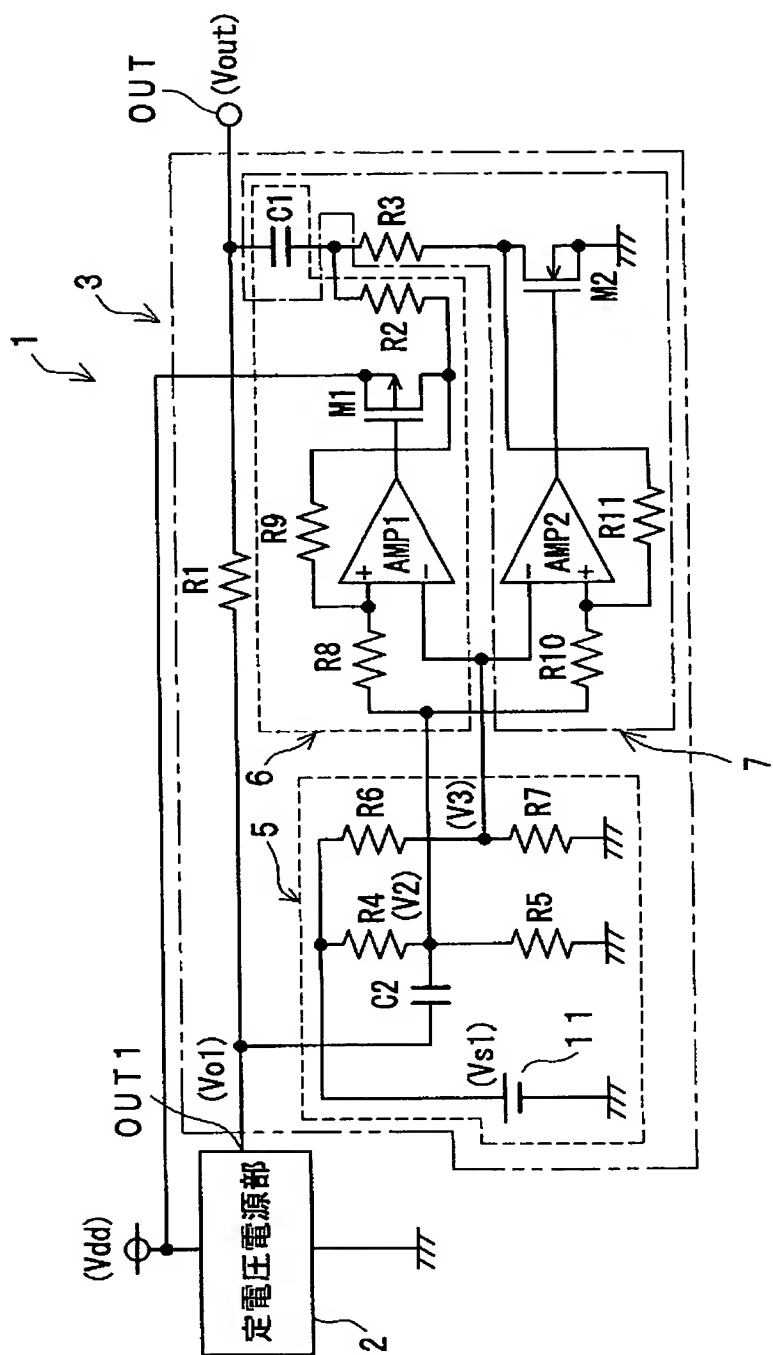
- 1 定電圧電源回路
- 2 定電圧電源部
- 3 リプル除去回路部
- 5 リプル電圧検出回路
- 6 電流送出回路
- 7 電流吸引回路
- 1 1 基準電圧発生回路
- R 1 ～ R 1 1 抵抗
- C 1 , C 2 コンデンサ
- AMP 1 , AMP 2 演算増幅回路
- M 1 PMOSトランジスタ
- M 2 NMOSトランジスタ
- D 1 , D 2 ダイオード

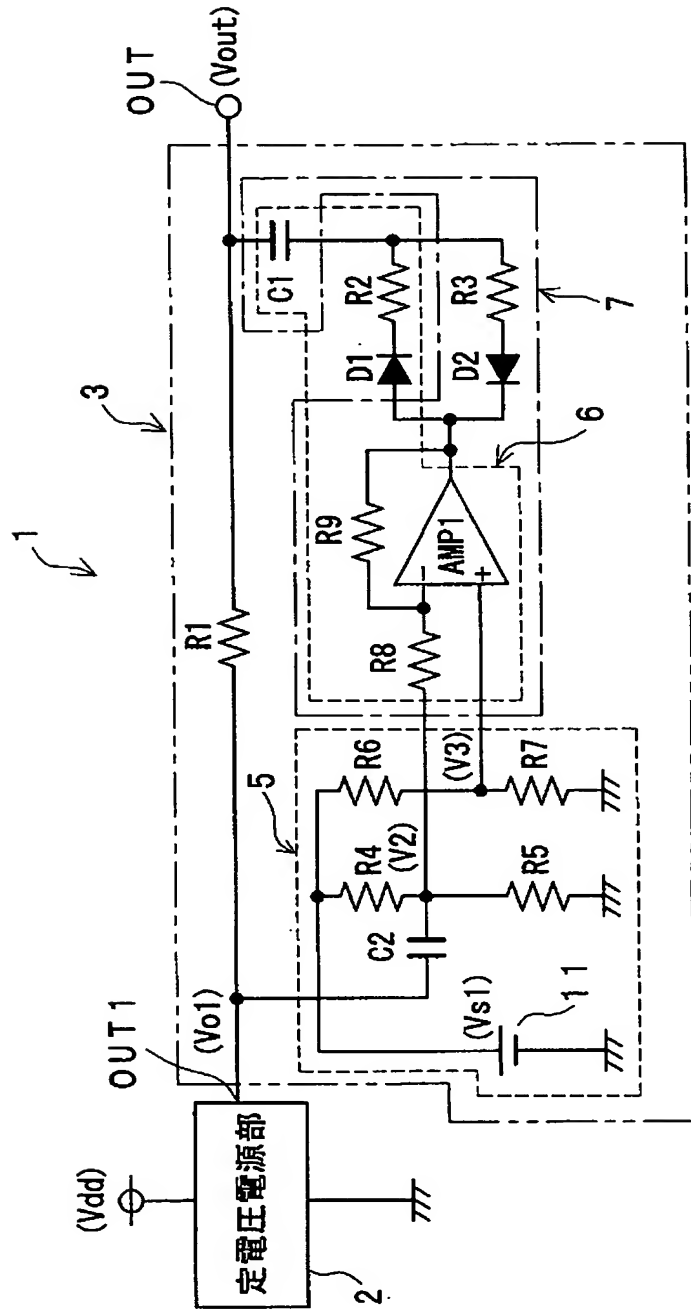
【図 1】

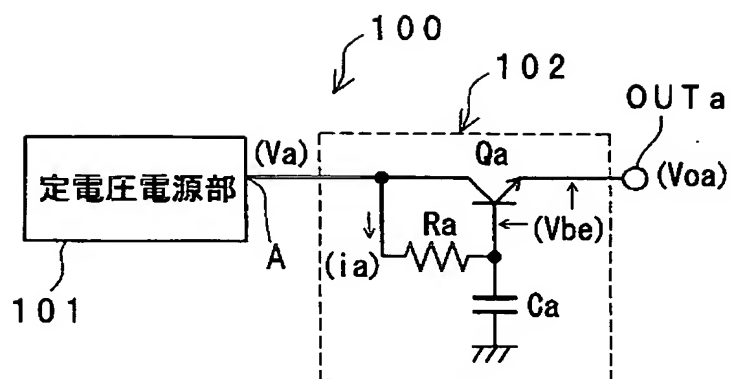


【図 2】

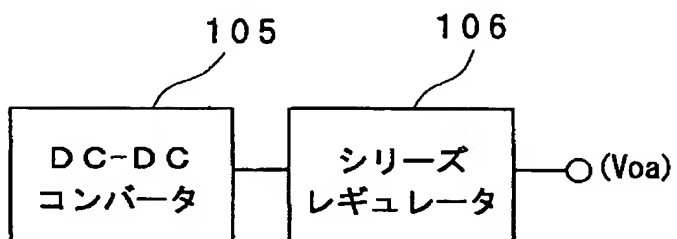








【図 6】



【要約】

【課題】 定電圧電源部の出力電圧のリプル電圧を相殺することができると共に、定電圧電源部の出力端から定電圧電源回路の出力端子との間での電圧降下を小さくすることができ、大電流出力時の電源効率を向上させることができる定電圧電源回路を得る。

【解決手段】 リプル電圧  $V_{ri}$  が平均出力電圧、すなわち定電圧  $V_1$  よりも小さい場合は、電流吸引回路 7 は動作を停止すると共に電流送出回路 6 が作動し、電流送出回路 6 の送出電流値は、リプル電圧  $V_{ri}$  に応じて変化し、リプル電圧  $V_{ri}$  の電圧値が小さいほど大きくなるようにし、リプル電圧  $V_{ri}$  が平均出力電圧  $V_1$  よりも大きい場合は、電流送出回路 6 は動作を停止すると共に電流吸引回路 7 が作動し、電流吸引回路 7 の吸引電流値は、リプル電圧  $V_{ri}$  に応じて変化し、リプル電圧  $V_{ri}$  の電圧値が大きいほど大きくなるようにした。

【選択図】 図 1

000006747

20020517

住所変更

東京都大田区中馬込1丁目3番6号

株式会社リコー



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**